

09/82

OA-012



日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年 4月26日

出 願 番 号

Application Number:

特願2000-126639

出 願 人

Applicant (s):

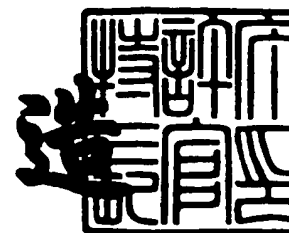
オプトレックス株式会社
旭硝子株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 3月 9日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 20000200

【提出日】 平成12年 4月26日

【あて先】 特許庁長官 殿

【国際特許分類】 G02F 1/137

【発明者】

 【住所又は居所】 神奈川県横浜市神奈川区羽沢町 1 1 5 0 番地 旭硝子株式会社内

 【氏名】 新山 聡

【発明者】

 【住所又は居所】 神奈川県横浜市神奈川区羽沢町 1 1 5 0 番地 旭硝子株式会社内

 【氏名】 永井 真

【発明者】

 【住所又は居所】 神奈川県横浜市神奈川区羽沢町 1 1 5 0 番地 旭硝子株式会社内

 【氏名】 高野 智弘

【発明者】

 【住所又は居所】 神奈川県横浜市神奈川区羽沢町 1 1 5 0 番地 旭硝子株式会社内

 【氏名】 田原 慎哉

【発明者】

 【住所又は居所】 神奈川県横浜市神奈川区羽沢町 1 1 5 0 番地 旭硝子株式会社内

 【氏名】 舩田 紀子

【特許出願人】

 【識別番号】 000103747

 【氏名又は名称】 オプトレックス株式会社

【特許出願人】

【識別番号】 000000044

【氏名又は名称】 旭硝子株式会社

【代理人】

【識別番号】 100103090

【弁理士】

【氏名又は名称】 岩壁 冬樹

【電話番号】 03-3811-3561

【手数料の表示】

【予納台帳番号】 050496

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 メモリ性コレステリック液晶表示装置の駆動方法

【特許請求の範囲】

【請求項 1】 メモリ性コレステリック液晶を用いた液晶表示装置を駆動する駆動方法において、駆動方法は、各画素に所定の電圧を印加することによって表示状態を初期化し、表示データに対応した電圧条件にもとづいて各画素に電圧を印加する方法であって、所定温度に対してコレステリック液晶の温度が低い場合には、前記所定温度に対応した電圧印加時間よりも電圧印加時間を長くし、前記所定温度に対してコレステリック液晶の温度が高い場合には、前記所定温度に対応した電圧印加時間よりも電圧印加時間を短くすることを特徴とするメモリ性コレステリック液晶表示装置の駆動方法。

【請求項 2】 単純マトリクス方式のメモリ性コレステリック液晶を用いた液晶表示装置を駆動する駆動方法であって、初期化の期間を T_1 、表示データに対応した電圧条件にもとづいて各画素に電圧を印加する期間を T_2 とすると、所定温度に対してコレステリック液晶の温度が低い場合には、 T_1 、 T_2 の長さを、所定温度に対して定められている T_1 、 T_2 の長さよりも長くする請求項 1 記載のメモリ性コレステリック液晶表示装置の駆動方法。

【請求項 3】 初期化の期間 T_1 が、コレステリック液晶の配向が電圧印加方向に垂直になるように電圧を印加する第 1 の段階と、前記コレステリック液晶をホモジニアスまたはホモジニアスとプレナーの中間状態に移行させるための電圧を印加する第 2 の段階と、前記コレステリック液晶をホモジニアスまたはホモジニアスとプレナーの中間状態からフォーカルコニックまたはフォーカルコニックとプレナーとの中間の状態に移行させるための電圧を印加する第 3 の段階とを含み、

第 1 の段階、第 2 の段階、第 3 の段階の期間をそれぞれ T_{10} 、 T_{11} 、 T_{12} としたときに、所定温度に対してコレステリック液晶の温度が低い場合には、 T_{10} 、 T_{11} 、 T_{12} の長さを、所定温度に対して定められている T_{10} 、 T_{11} 、 T_{12} の長さよりも長くする請求項 2 記載のメモリ性コレステリック液晶表示装置の駆動方法。

【請求項 4】 所定温度における T_{10} 、 T_{11} 、 T_{12} 、 T_2 を T_{10r} 、 T_{11r} 、 T_{12r} 、 T_{2r} とすると、所定温度に対してコレステリック液晶の温度が低い場合には、 T_{10} 、 T_{11} 、 T_{12} 、 T_2 を、それぞれ、 $n_1 \times T_{10r}$ 、 $n_2 \times T_{11r}$ 、 $n_1 \times T_{12r}$ 、 $m \times T_{2r}$ とし、 $n_2 \geq n_1$ で、 $n_2 \geq m$ である請求項 3 記載のメモリ性コレステリック液晶表示装置の駆動方法。

【請求項 5】 所定温度を 25°C とするとき、任意の温度 t_p における表示データに対応した電圧条件にもとづいて各画素に電圧を印加する期間を $T_2(t_p)$ 、 A を 5 以上 50 以下の液晶材料に依存した定数であるとする、式 1 の関係（ \wedge は指数を示す）を満たす請求項 1 記載のメモリ性コレステリック液晶表示装置の駆動方法。

$$T_2(t_p) = T_2(25) \times 2^{\wedge((25 - t_p) / A)} \quad (\text{式 1})$$

【請求項 6】 所定温度を 25°C とし、 A を 5 以上 50 以下の液晶材料に依存した定数であるとする、任意の温度 t_p における T_{10} 、 T_{11} 、 T_{12} 、 T_2 に関する倍率 $n(t_p)$ が式 2 の関係（ \wedge は指数を示す）を満たす請求項 4 記載のメモリ性コレステリック液晶表示装置の駆動方法。

$$n(t_p) = n(25) \times 2^{\wedge((25 - t_p) / A)} \quad (\text{式 2})$$

【請求項 7】 A の値は 25 である請求項 5 または請求項 6 記載のメモリ性コレステリック液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、メモリ型コレステリック液晶素子を用いた単純マトリクス of コレステリック液晶表示装置を駆動するための駆動方法に関する。

【0002】

【従来の技術】

液晶ディスプレイの明るさを制限する偏光板を用いず、高精細化しても表示品位が低下しない液晶ディスプレイとして、メモリ型コレステリック液晶を用いた液晶ディスプレイが提案されている (George H. Heilmeier, Joel E. Goldmacher et al. Appl. Phys. Lett., 13(1968), 132)。

【0003】

コレステリック液晶またはカイラルネマチック液晶は、ネマチック液晶と光学活性物質を混合して製造される。コレステリック液晶を一对の平行した基板間に挟持し、液晶のディレクタが一定周期毎に回転するねじれ構造のねじれの中心軸（ヘリカル軸と呼ぶ。）が基板に対して平均的に垂直方向になるように配列させるとき、そのねじれの向きに対応した円偏光を反射する。反射する光の中心波長は、基板面に平行な液晶のディレクタがそのねじれによって1回転する間のヘリカル軸上の距離（ヘリカルピッチと呼ぶ。）とネマチック液晶の基板面に対して平行な2次元面での平均屈折率の積になる。

【0004】

コレステリック液晶がそのヘリカルピッチと液晶の屈折率により特定の波長の円偏光を反射する現象を選択反射と呼んでいる。この選択反射を示す液晶配列においても、ヘリカル軸がほぼ完全に基板面に対して垂直となる場合（完全プレナーと呼ぶ。）と、複数に分かれた液晶ドメインのヘリカル軸の平均的な方向が基板面に対してほぼ垂直となる場合（不完全プレナーまたは単にプレナー）があり、完全プレナーの液晶配列とプレナーの液晶配列とは異なった反射挙動を示す。完全プレナー配列では入射光に対する正規反射が大きく、特定の視角において極めて高い反射を示す。プレナー配列においては、正規反射は相対的に小さく比較的広い視角において高い反射挙動を示す。

【0005】

図9（a）に示すように、プレナーでは、多数の棒状分子による多くのドメイン（図において鼓型で示す）が生じ、ドメインごとに僅かずつらせん軸方向が異なり、平均的ならせん軸方向がほぼ基板面に垂直な方向を向いている。このとき、入射した外光の特定波長を反射する。この波長を選択反射波長と呼ぶ。選択反射波長は、完全プレナーでは基板面に対するヘリカル軸の方向がほぼ揃っていることによりヘリカルピッチと液晶の平均的屈折率の積によって求められるが、プレナーではヘリカル軸の方向に分布があるため実際にはこの波長より短波長側にずれる傾向がある。

【0006】

コレステリック液晶は、上記の配列とは別の液晶配列として複数の液晶ドメインのヘリカル軸が基板に対してランダム方向または非垂直方向に配列している配列（フォーカルコニックと呼ぶ。）をとることもできる。フォーカルコニックでは、多くの液晶が全体として弱い散乱状態を示し、選択反射のように特定の波長の光を反射することはない。

【 0 0 0 7 】

図 9（b）に示すフォーカルコニックでは、ドメインごとのらせん軸方向がランダム分布し、基板に垂直方向での液晶ドメインの平均的な屈折率が異なることにより散乱現象が生ずることが多い。このとき、外光が入射する側とは反対側の基板に吸収層を設けることによって吸収層の色の表示が得られる。

【 0 0 0 8 】

2つの状態（プレナーとフォーカルコニック）は電界が印加されていないときでも安定であり、プレナーまたは完全プレナーの選択反射は偏光板を用いないため明るく、さらにプレナーでは視野角も広い。コレステリック液晶を用い、その選択反射を利用する液晶光学素子は電界を印加しない状態でもその液晶配向が保持されることによりメモリ型として機能できるので、消費電力が少ない液晶光学素子を得ることができる。

【 0 0 0 9 】

例えば明状態であるプレナーと暗状態（吸収層が黒の場合）であるフォーカルコニックの2状態を利用してメモリ型の液晶表示装置を実現することができる。なお、プレナーとフォーカルコニックの間には、米国特許 4 0 9 7 1 2 7 号に開示されているように、両者のドメインの割合に応じた安定的な中間状態も存在することが確認されているので、電圧印加条件によって中間調表示を行うことも可能である。

【 0 0 1 0 】

コレステリック液晶では、一連の印加電圧波形の実効値が直接電圧消去後の状態を決定するのではなく、電圧消去後の表示は、直前に印加された電圧パルスの印加時間および振幅値に依存する。従って、コレステリック液晶ディスプレイは、これまでの STN 素子を用いた液晶ディスプレイなどのように、常時電圧を印

加して表示を保持する必要もなく、さらに高精細化に伴う走査電極数の増加によって駆動電圧が増加することもない。

【 0 0 1 1 】

特公昭 5 3 - 4 2 2 6 4 号公報には、選択反射波長を可視域外に設定してプレナーで可視域透明となる誘電率異方性が正のコレステリック液晶素子にパルス状の電圧を印加して、その電圧振幅の大きさにより、プレナーをフォーカルコニックに、またフォーカルコニックをプレナーにそれぞれ変化させることが例示されている。フォーカルコニックからプレナーへの変化は、液晶分子が電界印加方向とほぼ平行になる液晶配向（ホメオトロピックと呼ぶ。）を経由して起こるので最も高い電圧が必要とされる。

【 0 0 1 2 】

また、SID 9 2, DIGEST, p 7 5 9 - p 7 6 1 および Fig. 6 では、メモリ性コレステリック液晶にパルス状の電圧を印加した際の液晶配向の変化を、電圧印加前の状態をプレナーにリセットする場合とフォーカルコニックにリセットする場合とが検討されている。

【 0 0 1 3 】

また、特開平 1 1 - 3 2 6 8 7 1 号公報には、ホメオトロピックにする電圧パルスの後にプレナーにする電圧を加えてプレナーにさせた後、さらにフォーカルコニックにする電圧パルスを印加してフォーカルコニックにリセットする手法が開示されている。

【 0 0 1 4 】

次に、コレステリック液晶を用いた液晶表示装置におけるマトリクス表示について説明する。フォーカルコニックに遷移させるための電圧を V_F とし、プレナーに遷移させるための下限電圧を V_P とし、電圧を印加しても表示状態が変わらない上限電圧を V_S とする。線順次駆動を実施した場合、行電極に電圧振幅 V_r の電圧パルスが入力され、それに同期して列電極には電圧振幅が V_c の電圧パルス（選択パルス）が入力される。各行電極に対して 1 度ずつ選択パルスが入力されることによって、1 つの表示シーケンスを終了する。

【 0 0 1 5 】

表示シーケンスにおいて、オン表示が選択された場合には表示画素に $V_r + V_c$ の電圧振幅が1度だけ入力され、オン表示の非選択期間では電圧 V_c が印加される。また、オフ表示が選択された場合には表示画素に $V_r - V_c$ の電圧振幅が1度だけ入力され、オフ表示の非選択期間では電圧 V_c が印加される。オン時にはプレナーが選択され、オフ時にはフォーカルコニックが選択されるとすると、それぞれの条件は以下の通りである。

【0016】

$$V_r + V_c > V_P, \quad V_r - V_c = V_F$$

【0017】

さらに、書き込まれた状態が変化しないように、 $V_c < V_s$ でなければならない。以上のように印加電圧の制御を行えばマトリクス表示が可能になる。

【0018】

コレステリック液晶素子に所定振幅の電圧を印加すると、配向状態をプレナーまたはフォーカルコニックとすることができるので、コレステリック液晶表示装置の全画素に所定振幅の電圧を印加することによって表示状態を初期化（表示リセット）することができる。そして、表示リセット後に新たな表示データに応じた電圧を印加することによって表示内容を更新することができる。

【0019】

【発明が解決しようとする課題】

しかし、コレステリック液晶素子の温度が低下していくと、それに応じて液晶配列に対する応答性が低下して、所定振幅の電圧を印加しても、十分な液晶配列の変化を生じさせることができない場合がある。すなわち、低温では、十分に表示リセットできない場合が生ずる。また、リセット後に表示データを書き込むときに、書き込みが充分に行われぬおそれもある。十分な表示リセットができないうと新たな表示データを書き込むときに前の表示状態が残ることになり、表示品位が劣化してしまう。

【0020】

その場合、電圧振幅を大きくすることは、十分な液晶配列の変化を生じさせることができないという問題に対する一つの改善策ではある。しかし、電圧振幅を

大きくすると、必要電圧が、液晶表示装置を駆動する駆動回路の上限電圧を越えてしまう場合がある。表示リセットのための必要電圧が駆動回路の上限電圧を越えてしまうことは、そのような駆動回路を用いて、低温時の表示品低下に対して表示リセット時の印加電圧を高くするという方法をとることができないことを意味する。上限電圧を上げるために駆動回路を変更することも考えられるが、そのようにしたのでは、駆動回路を含む液晶表示装置全体の価格が上昇してしまい現実的ではない。

【 0 0 2 1 】

また、特に、コレステリック液晶をフォーカルコニックにリセットする場合には、低温時には、印加電圧を高くするだけでは配向状態を十分にフォーカルコニックにすることができないこともある。

【 0 0 2 2 】

そこで、本発明は、コレステリック液晶表示装置において、低温時でも良好な表示品位を呈するメモリ性コレステリック液晶表示装置の駆動方法を提供することを目的とする。

【 0 0 2 3 】

【課題を解決するための手段】

本発明の発明者は、温度に関係なく良好な表示品位が得られるような表示リセット方式について検討した結果、コレステリック液晶に対する電界強度すなわち印加電圧を制御しなくても、電圧の印加時間を制御することによって、低温時でも常温時と同等の配向状態の変化をコレステリック液晶に生じさせることができることを見いだした。

【 0 0 2 4 】

そのような知見にもとづいて、本発明によるメモリ性コレステリック液晶を用いた液晶表示装置の駆動方法は、所定温度に対してコレステリック液晶の温度が低い場合には、所定温度に対応した電圧印加時間よりも電圧印加時間を長くし、所定温度に対してコレステリック液晶の温度が高い場合には、所定温度に対応した電圧印加時間よりも電圧印加時間を短くすることを特徴とする。

【 0 0 2 5 】

【発明の実施の形態】

以下、本発明の実施の形態を図面を参照して説明する。液晶光学素子是一对の電極付き基板の間に液晶組成物を挟持して製造される。電極上にはポリイミドなどの有機薄膜またはシリカなどの無機薄膜を形成しても形成しなくてもよいが、TN液晶光学素子やSTN液晶光学素子で一般に実施されている電極上に形成したポリイミド等の有機薄膜を布等で一方向に擦る（ラビングと呼ぶ。）と、配向膜の種類によってはコレステリック液晶のフォーカルコニックの安定性が失われてしまうことがある。よって、メモリ性を生かした低消費電力の液晶光学素子を得るためには、TN液晶光学素子やSTN液晶光学素子で使用する有機薄膜を電極上に設ける場合には、通常、ラビングを行わないか、または、電極と組成物が直接接するようにするのが好ましい。

【0026】

電極間の距離はスペーサ等で保持することができ、間隔は $2 \sim 15 \mu\text{m}$ が好ましく、さらには $3 \sim 6 \mu\text{m}$ が好ましい。電極間隔が小さすぎるとコントラストが低下し、大きすぎると駆動電圧が上昇する。図1に、本発明の液晶光学素子の一例の模式的断面図を示す。

【0027】

図1には、ガラス基板1A、1B、電極2A、2B、高分子薄膜3A、3B、液晶組成物4、光吸収体5が備えられた液晶光学素子（液晶パネル）10が示されている。液晶光学素子10は、電圧非印加で選択反射状態と微散乱状態を呈する素子である。

【0028】

表示形態（電極の形成パターン）はセグメント表示などの非フルドット表示でもよいし、行電極と列電極の組み合わせによるドットマトリクス表示でもよい。

【0029】

電極を支持する基板は、ガラス基板でも樹脂基板でもよく、また、ガラス基板と樹脂基板の組み合わせでもよい。反射表示素子として用いる場合には、どちらか一方の基板の内面または外面に光吸収体を設置するか、または、基板として光吸収機能を持ったものを用いてもよい。

【 0 0 3 0 】

電極面内に微量のスペーサを散布し、対向させた基板の四辺を注入孔を除いてエポキシ樹脂等のシール材で封止し、真空注入によって液晶組成物をセルに満たし、液晶光学素子 1 0 を得ることができる。

【 0 0 3 1 】

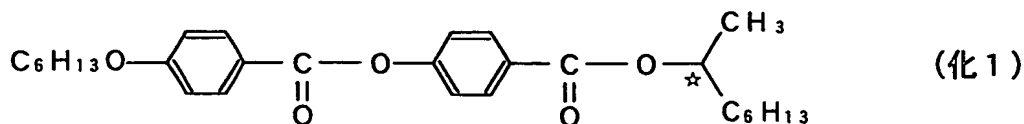
ここでは、液晶光学素子 1 0 を以下のように作製した。すなわち、透明電極付き基板をエッチング加工して 1 6 0 本のストライプ状の電極を形成した。基板端部の電極取り出し部では、駆動用の I C との接続を考慮して電極幅やピッチが調整されている。基板の電極面側に絶縁層を形成し、さらに、外周部を除いて樹脂溶液（ポリイミド）を塗布し焼成した。得られた基板 2 枚をストライプ電極が直交するように上下に配置し、その後、上下基板面に直径 4 μ m の樹脂性のスペーサを散布し、注入孔を除いて四辺に微量のグラスファイバを含むエポキシ樹脂を同じ径で塗布し、上下基板を貼り合わせてセルを作成した。これを空きセルと呼ぶ。

【 0 0 3 2 】

$T_c = 97^\circ \text{C}$ 、 $\Delta n = 0.242$ 、 $\Delta \epsilon = 16.5$ のネマチック液晶 6 6. 5 部に、(化 1) に示す光学活性物質 1 6. 7 5 部、(化 2) に示す光学活性物質 1 6. 7 5 部を溶解混合してコレステリック液晶（液晶 A と呼ぶ。）を調整した。

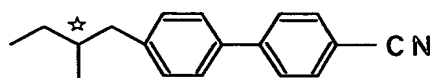
【 0 0 3 3 】

【化 1】



【 0 0 3 4 】

【化 2】



(化 2)

【0 0 3 5】

先に作製した空きセルに液晶 A を真空注入法で注入し、注入孔を光硬化樹脂で封止して液晶パネル 1 0 を作製した。液晶パネルの電極は、行電極 1 6 0 ライン、列電極 1 6 0 ラインであり、画素サイズは 0. 3 4 m m 角である。この液晶パネルの片方の基板を艶消し黒のスプレーで均一に塗装した。

【0 0 3 6】

液晶パネル 1 0 の行、列各 1 本ずつの電極を選び、室温 2 5 ° C において、その交点に 4 0 V の電圧を 2 0 m s e c 間印加したところ、印加後に黒塗装していない基板側から見ると交点部分は緑色の反射色を呈した。次に、2 0 V の電圧を 2 0 m s e c 印加したところ、印加後に黒塗装していない基板側から見ると交点部分がほぼ黒色を呈した。

【0 0 3 7】

所望の表示データを書き込む前に全ての画素の以前の状態を消去しておけば、すなわち、表示リセットしておけば、新たな表示データが表示品質の良い状態を呈するように書き込まれるのであるが、以前の表示を消去した後のコレステリック液晶の状態としては、選択反射を示すプレナーと反射を示さないフォーカルコニックのいずれを選んでもよい。しかし、消去時のホメオトロピックは反射を示さないので、消去後同様に反射を示さないフォーカルコニックとした方が、特に背景を非反射とするネガ表示の場合、自然な見栄えになる。

【0 0 3 8】

そこで、この実施の形態では、コレステリック液晶に比較的高い電圧をかけて一旦ホメオトロピック状態（垂直配向状態）にし、その状態で電圧を消去し、さらに、所定の電圧を印加してコレステリック液晶をフォーカルコニックに揃えた初期状態を形成する。あるいは、コレステリック液晶をフォーカルコニックとプ

レナーとの中間状態に揃えた初期状態を形成する。そして、その状態で表示させたいデータの書き込みを行う。

【 0 0 3 9 】

具体的には、図2に示すように、コレステリック液晶に、第1の段階（T 1 0）である比較的高い電圧を印加する処理を施した後、電圧を印加しない状態すなわち電位差0の状態である第2の段階（T 1 1）を設け、その後にフォーカルコニックに対応する電圧処理（第3の段階：T 1 2）を実施して、個々の表示データに応じた書き込みを行う。電圧を印加しない状態すなわち電位差0の状態の期間（第2段階の期間）は、ホメオトロピックからホモジニアスまたはホモジニアスとプレナーの中間状態になるまでの時間である。

【 0 0 4 0 】

以上のような電圧処理において、最初の電圧処理によって、それ以前に書き込まれた状態が完全に消去される。すなわち、コレステリック液晶の配向状態は垂直状態になる。そして、電位差0の期間でコレステリック液晶の配向状態はホモジニアスまたはホモジニアスとプレナーの中間状態に変化する。また、次の電圧処理によって、フォーカルコニックまたはフォーカルコニックとプレナーの中間状態に書き込まれる。第1～第3の段階（T 1）の処理を、以下、リセット処理と呼ぶ。図2において、線順次駆動期間はアドレッシング部（T 2）として示されている。なお、フォーカルコニック部とアドレッシング部との間には無印加部を設けても設けなくてもよいが、図2には、無印加部を設けた場合が例示されている。

【 0 0 4 1 】

以下、具体的な電圧印加方法の一例について説明する。

【 0 0 4 2 】

〔例1〕室温を25℃にして、液晶パネル10の全画面を初期化するために、表示シーケンスの開始時に、パネル全体に40Vの電圧を13.2 msec間印加した。それに続いて、液晶パネル10に印加される電圧が0になる無印加時間を1 msec設けた。その後、フォーカルコニックにするための電圧条件として23Vの電圧を3.3 msec間全画素に印加した。そして、線順次駆動を実施

した。

【 0 0 4 3 】

表示データを書き込む前の一連の電圧処理によって、液晶パネル 1 0 が若干の残留反射が残るフォーカルコニックになったことが確かめられた。また、引き続き線順次駆動によって表示書き込みを行うことによって、以上の条件でテストパターンを表示したところ、残像もなく、高コントラストの表示が得られた。

【 0 0 4 4 】

さらに、室温を 0° C とした場合に、各電圧印加時間をそれぞれ 4 倍にした。その場合にも、テストパターンを表示したところ、残像もなく、高コントラストの表示が得られた。

【 0 0 4 5 】

【比較例 1】室温 0° C で、例 1 と同じ電圧印加条件（4 0 V，1 3．2 m s e c、0 V，1 m s e c、2 3 V，3．3 m s e c）で液晶パネル 1 0 を駆動した。テストパターンを表示したところ残像が発生した。すなわち、例 1 と同一の駆動条件では、0° C において、残像が多く良好が表示が得られない。また、それぞれの電圧印加時間を例 1 の場合と同じにして、それぞれの印加電圧値を上げると、所望の表示が得られたが、コントラストが低い表示になってしまった。

【 0 0 4 6 】

【例 2】室温 2 5° C で、例 1 における電圧印加条件（4 0 V，1 3．2 m s e c、0 V，1 m s e c、2 3 V，3．3 m s e c）のうち、第 1 の段階、第 3 の段階および線順次駆動期間において電圧印加時間を 2 倍にし、また、第 2 の段階の電圧印加時間を 4 倍にし、かつ、それぞれの期間における印加電圧値を例 1 の場合よりも高くした。テストパターンを表示したところ、残像もなく、高コントラストの表示が得られた。さらに、例 1 の 0° C 場合の電圧印加条件に比べて書き込み時間を短くすることができた。

【 0 0 4 7 】

【比較例 2】室温 0° C で、例 1 における電圧印加条件（4 0 V，1 3．2 m s e c、0 V，1 m s e c、2 3 V，3．3 m s e c）のうち各電圧印加時間を 2 倍にした。テストパターンを表示したところ、残像はないもののコントラストの

低い表示になってしまった。

【0048】

上述したように、第1の段階で、それ以前に書き込まれた表示状態を消去するために、コレステリック液晶の配向状態をホメオトロピックにする。また、第2の段階で、コレステリック液晶の配向状態をホメオトロピックからホモジニアスまたはホモジニアスとプレナーの中間状態にする。さらに、第3の段階で、ホモジニアスまたはホモジニアスとプレナーの中間状態からフォーカルコニックまたはフォーカルコニックとプレナーの中間状態にする。そして、線順次駆動期間で、フォーカルコニックまたはフォーカルコニックとプレナーの中間状態から所望の表示状態を書き込む。

【0049】

例1より、コレステリック液晶の温度が低下した場合には、各段階の電圧印加時間を長くすればよいことがわかる。例えば、25°Cから0°Cに低下した場合には、電圧印加時間を数倍すれば良好な表示品位を維持することができる。

【0050】

しかし、各配向状態に変化させるために必要な電圧印加時間は、各段階の間で異なっている。例2および比較例2から、コレステリック液晶の配向状態をホメオトロピックからホモジニアスまたはホモジニアスとプレナーの中間状態にする第2の段階は、それ以外の段階に比べて、温度低下に応じた電圧印加時間の増加割合を大きくする必要があることがわかる。第2の段階において、ホメオトロピックから、十分にホモジニアスまたはホモジニアスとプレナーの中間状態にすることができない場合には、第3の段階において、所望のフォーカルコニックまたはフォーカルコニックとプレナーの中間状態にすることができず、その結果、線順次駆動期間において、本来フォーカルコニックとしたいオフ時の反射率が上昇しコントラストが低下する。

【0051】

〔例3〕室温50°Cで、例1における電圧印加条件（40V，13.2msec、0V，1msec、23V，3.3msec）に対して、それぞれの期間における印加電圧をやや低めに設定して液晶パネル10を駆動した。テストパター

ンを表示させたところ、残像もなく、高コントラストの表示が得られた。

【0052】

〔例4〕室温50°Cで、例1における電圧印加条件（40V，13.2msec、0V，1msec、23V，3.3msec）に対して、それぞれの電圧印加期間を1/2に設定して液晶パネル10を駆動した。また、それぞれの期間における印加電圧を例1の場合よりもやや低めに設定した、テストパターンを表示させたところ、残像もなく、高コントラストの表示が得られた。

【0053】

以上の各例より、25°Cのときの電圧印加条件を基準に、0°Cのときは電圧印加時間を2倍にして、50°Cのときには電圧印加時間を1/2にすれば、25°Cに対して高温または低温になっても良好な表示が得られることがわかる。なお、表示データを書き込む前の一連の電圧処理（表示リセット）のうち、第1の段階の期間と第3の段階の期間に関して、温度変化に応じた期間増減の倍率は表示データを書き込むときの期間の増減の倍率と同じである。しかし、第2の期間に関しては、温度が低くなった場合、それらの倍率よりも電圧印加期間（0Vの電圧印加期間）の倍率を大きくとることが好ましい。

【0054】

具体的な温度設定については、表示リセットにおける第2の段階の期間を除いた全ての期間（表示リセットと表示データの書き込みの期間）に関して、倍率 $n(t_p)$ は（ t_p =温度）、Aを25に設定すると、式2を満たすように設定するとコントラストの高い表示を得ることができた。下式において、「 \wedge 」の右側は指数を示す。

【0055】

$$n(t_p) = n(25) \times 2^{\wedge((25 - t_p) / A)} \quad (\text{式2})$$

【0056】

また、所定温度を25°Cとすると、任意の温度 t_p における表示データに対応した電圧条件にもとづいて各画素に電圧を印加する期間（アドレッシング期間）の長さを $T2(t_p)$ としたときに、式1の関係を満たすことが好ましい。

【0057】

$$T2(t_p) = T2(25) \times 2^{((25 - t_p)/A)} \quad (\text{式} 1)$$

【0058】

Aは使用するコレステリック液晶材料に応じて設定される定数であり、5～50のうちのいずれかの値であることが好ましい。

【0059】

さらに、第2の段階は印加電圧0の状態であるから、所定の温度でその期間をあらかじめ長い期間に設定しておけば、温度によって、全ての段階の期間を一律に設定することができ、かつ電圧振幅を調整することもなく、各温度において高速の表示を行うことができた。

【0060】

以下、温度変化による表示品位の低下を防止することができる駆動回路の一例を説明する。

【0061】

単純マトリックス型STN液晶表示素子の基本的な駆動方式である線順次選択法（例えば、APT: Alto Pleshko Techniqueやそれを改良したIAPT: Improved APT）を実現する駆動回路（ドライバ）が広く用いられているので、以下、単純マトリックス型STN液晶表示素子を駆動するためのIAPT駆動ドライバを用いて上述した第1～第3の段階の電圧印加処理による初期化を実現するとともに、温度変化による表示品位の低下を防止することができる駆動装置を例示する。

【0062】

図3および図4は、IAPT駆動ドライバの機能を説明するための説明図である。図3に示すように、列ドライバと行ドライバはそれぞれ4レベルの液晶駆動電圧を必要とするが、システム全体では6レベルの電圧が必要になる。ここで、 V_r は選択時に行電極に印加される電圧であり、 V_c は行電極に印加されるオン電圧とオフ電圧の差の1/2である。

【0063】

図4に示すように、出力電圧はレベル信号である極性反転信号（M信号）と非表示指示信号（/DOFF信号）に応じて、行ドライバおよび列ドライバでそれ

ぞれ決定される。ただし、／DOFF 信号がローレベルである場合には行ドライバおよび列ドライバの全出力は、他の入力信号に関わらず V0 レベルを出力する。

【 0 0 6 4 】

図 5 は、液晶駆動装置の実施の一形態を示すブロック図である。図 5 に示す液晶駆動装置において、制御装置 1 1 から制御信号として FR 信号（フレーム信号）、LP 信号（ラッチパルス：行切替信号）、M 信号（交流化信号：出力反転信号）および／DOFF 1 信号（非表示指示信号）が行ドライバ 1 2 に入力される。列ドライバ 1 3 には、制御装置 1 1 から制御信号として LP 信号、CP 信号（クロックパルス）、M 信号および／DOFF 2 信号と表示データ（DATA）とが入力される。／DOFF 1 信号は制御装置 1 1 が作成し列ドライバ 1 3 に供給される／DOFF 信号であり、／DOFF 2 信号は制御装置 1 1 が作成し行ドライバ 1 2 に供給される／DOFF 信号である。また、行ドライバ 1 2 および列ドライバ 1 3 には、液晶電源装置 1 4 から必要な電圧が供給される。

【 0 0 6 5 】

行ドライバ 1 2 は、FR 信号がハイレベルになると先頭行を選択する。LP 信号は選択行を 1 行ずつシフトすることを示す信号に相当する。M 信号は、交流化のための信号である。CP 信号は、コントローラ 1 1 から表示データを列ドライバ 1 3 に転送するためのクロックとして用いられる。／DOFF 信号がローレベルになると、行ドライバ 1 2 および列ドライバ 1 3 は、コレステリック液晶パネル 1 0 に印加する電圧レベルをそれぞれ所定のレベル（消去時のレベル V0 ）にする。／DOFF 信号がハイレベルになっているときは通常書き込みの状態である。

【 0 0 6 6 】

コレステリック液晶表示素子は一度データが書き込まれると、その表示状態を保持するのでフレーム周期毎に書き込みを行う必要はないが、データの書き換えを必要とするタイミングを外部から指示する必要がある。そのための信号が図 5 に示すスタート信号（START 信号）である。START 信号はタイマによるある一定期間毎に有効になる信号でもよいし、表示データの発生源である MPU

や外部スイッチからの表示書き換え指示信号であってもよい。図5には、MPU 20から出力される例が示されている。

【0067】

さらに、液晶パネル10の近傍には温度センサ81が設けられ、温度センサ81の検出出力は温度補償回路40に入力する。温度補償回路40は、温度センサ81の検出出力に応じた印加時間指示信号を制御装置11に与える。

【0068】

図6は、制御装置11の構成例を示すブロック図である。図6に示す制御装置11において、発振器21は、所定周波数のクロック信号（CLK）を発生する。基準カウンタ22は、CLKを入力してカウントする。ラインカウンタ23は、基準カウンタ22のカウント値が所定値になると、その値を+1する。比較器24は、基準カウンタ22のカウント値（DOT）、ラインカウンタ23のカウント値（LINE）および設定レジスタ25の設定値（N1～N4）を入力し、CP信号、M信号、LP信号、/DOFF1信号、/DOFF2信号およびSEL信号を作成する。SEL信号はセクタ27に出力される。

【0069】

メモリ26には、MPU20からの表示データが格納されている。セクタ27は、SEL信号に応じて、メモリ26内のデータ、“1”固定信号および“0”固定信号のうちのいずれかを選択し、選択したデータをDATA信号としてコレステリック液晶パネル10に出力する。

【0070】

設定レジスタ25には、温度補償回路40から電圧印加時間の設定のための印加時間指示信号（設定値）が書き込まれる。この実施の形態では、設定値は、発振器21から出力されるクロック数で換算された値であるとする。ここでは、垂直配向のための高電圧印加時間（第1の段階の期間）をN1、無印加部の時間（第2の段階の期間）をN2、フォーカルコニックへの遷移のための電圧印加時間（第3の段階の期間）をN3、線順次駆動における1選択時間をN4とする。

【0071】

コレステリック液晶表示素子は一度データが書き込まれると、その表示状態を

保持するのでフレーム周期毎に書き込みを行う必要はないが、データの書き換えを必要とするタイミングを外部から通知する必要がある。そのために、MPUから設定レジスタ25に表示書き換えの指示がなされる。設定レジスタ25に表示書き換え指示が設定されると、比較器24にSTART信号が出力される。

【0072】

図7は、温度補償回路40の一構成例を示すブロック図である。図7に示す例では、温度センサ81の検出出力は、A-D変換器41でデジタル信号に変換され、アドレス変換器42に与えられる。レジスタ55には、各温度に対応した第1の段階の期間および第3の段階の期間に関する温度係数が格納されている。また、レジスタ56には、各温度に対応した第2の段階の期間に関する温度係数が格納されている。そして、レジスタ57には、各温度に対応したアドレッシング部の期間に関する温度係数が格納されている。各温度係数格納領域は、検出温度に対応したアドレスになっている。

【0073】

例えば、検出温度が65°Cを越えて75°Cであれば、アドレス変換器42は、レジスタ55、56、57における70°Cに対応した温度係数 n_1 、 n_2 、 m が格納されているアドレスを出力する。図7において、70°Cに対応した温度係数 n_1 、 n_2 、 m は、 $n_1(70)$ 、 $n_2(70)$ 、 $m(70)$ として示されている。

【0074】

ここで、 $n_2 \geq n_1$ であり、 $n_2 \geq m$ である。そして、各レジスタ55、56、57において、温度が低い方の値がより大きな値である。この実施の形態では、最も高い温度に対応した温度係数を「1」としているので、レジスタ55、56、57に格納されている各値は、1以上の値である。

【0075】

レジスタ51には、所定温度（この例では70°C）における第1の段階の長さを示すデータ（T10r）が格納されている。また、レジスタ52には、所定温度（この例では70°C）における第2の段階の長さを示すデータ（T11r）が格納されている。そして、レジスタ53には、所定温度（この例では70°C）

C) における第 3 の段階の長さを示すデータ (T 1 2 r) が格納されている。また、レジスタ 5 4 には、所定温度 (この例では 7 0 ° C) におけるアドレッシング部の長さを示すデータ (T 2 r) が格納されている。なお、アドレッシング部の長さを示すデータは、1 表示シーケンス全体の長さを示すデータでもよいし、1 選択期間を示すデータでもよい。

【 0 0 7 6 】

乗算器 6 1 は、レジスタ 5 5 の出力とレジスタ 5 1 の出力とを乗算して印加時間指示信号を作成する。すなわち、 $n 1 \times T 1 0 r$ の演算を行って印加時間指示信号を作成する。この印加時間指示信号は、図 6 に示す比較器 2 4 が用いる N 1 (第 1 の段階：リセット部の長さ) に相当する。乗算器 6 2 は、レジスタ 5 5 の出力とレジスタ 5 3 の出力とを乗算して印加時間指示信号を作成する。すなわち、 $n 1 \times T 1 1 r$ の演算を行って印加時間指示信号を作成する。この印加時間指示信号は、図 6 に示す比較器 2 4 が用いる N 3 (第 3 の段階：フォーカルコニック部の長さ) に相当する。

【 0 0 7 7 】

また、乗算器 6 3 は、レジスタ 5 6 の出力とレジスタ 5 2 の出力とを乗算して印加時間指示信号を作成する。すなわち、 $n 2 \times T 1 1 r$ の演算を行って印加時間指示信号を作成する。この印加時間指示信号は、図 6 に示す比較器 2 4 が用いる N 2 (第 2 の段階：無印加部の長さ) に相当する。そして、乗算器 6 4 は、レジスタ 5 7 の出力とレジスタ 5 4 の出力とを乗算して印加時間指示信号を作成する。すなわち、 $m \times T 2 r$ の演算を行って印加時間指示信号を作成する。この印加時間指示信号は、アドレッシング部の期間の長さ N 4 に相当する。ただし、この例では、N 4 は 1 選択期間を示す値であるとする。

【 0 0 7 8 】

次に、図 8 のタイミング図を参照して動作について説明する。ここでは、コレステリック液晶を垂直配向にするために必要な液晶印加電圧および線順次駆動におけるオン電圧を $V_r + V_c$ 、コレステリック液晶をフォーカルコニックとプレナーの中間状態に移行させるために必要な液晶印加電圧および線順次駆動におけるオフ電圧を $V_r - V_c$ とする。

【 0 0 7 9 】

制御装置 1 1 は、MPU 2 0 から表示開始が指示されるまで初期状態とする。すなわち、C P 信号をローレベルに、L P 信号をローレベルに、M 信号をハイレベルに、DATA をハイレベルに、／DOFF 1 信号および／DOFF 2 信号をローレベルに維持する。／DOFF 1 信号と／DOFF 2 信号とがともにローレベルであるので、すべての行電極および列電極が電位 V_0 である液晶無印加状態となる。また、基準カウンタ 2 2 およびラインカウンタ 2 3 はともに 0 を保持する。

【 0 0 8 0 】

MPU 2 0 から表示開始が指示されると、設定レジスタ 2 5 において S T A R T フラグがセットされ、S T A R T 信号がハイレベルになる。S T A R T 信号がハイレベルになると、比較器 2 4 は、基準カウンタ 2 2 を動作状態にする。基準カウンタ 2 2 は、発振器 2 1 からのクロック (C L K) に応じてカウント値を 1 ずつ増やす。ラインカウンタ 2 3 の値が 0 の場合には、基準カウンタ 2 2 は、その値が N_4 と一致するまでカウントアップする。比較器 2 4 は、基準カウンタ 2 2 のカウント値が偶数の場合に C P 信号をハイレベルにし、奇数の場合にはローレベルにして、表示素子のドット数に適合したパルス数分だけ C P 信号を出力する。この間、DATA はハイレベルであるから、列ドライバ 1 3 の内部レジスタの値は、全てハイレベルになる。

【 0 0 8 1 】

基準カウンタ 2 2 のカウント値が N_4 と一致すると、比較器 2 4 は、C N T 信号を 1 クロック期間ハイレベルにする。この C N T 信号に応じて、基準カウンタ 2 2 は値を 0 に戻し、ラインカウンタ 2 3 は値を + 1 する。また、このとき、L P 信号を 1 クロック期間ハイレベルにする。よって、列ドライバ 1 3 の内部レジスタの値が列ドライバ 1 3 の出力に反映される。

【 0 0 8 2 】

ラインカウンタ 2 3 の値が 1 になると、比較器 2 4 は、／DOFF 2 信号をハイレベルにする。図 4 に示す関係から、全ての列電極の電圧レベルが V_5 ($V_r + V_c$) となる。また、全ての行電極の電圧レベルは V_0 であるから、全ての画

素に対する液晶印加電圧は $V_r + V_c$ となる。すなわち、垂直配向に必要な液晶電圧が全面に印加される。

【 0 0 8 3 】

また、比較器 2 4 は、DATA をローレベルに固定するような SEL 信号を出力する。セクタ 2 7 は、そのような SEL 信号に応じて " 0 " を選択する。そして、比較器 2 4 は、CP 信号を順次出力して、列ドライバ 1 3 の内部レジスタの値を全てローレベルにする。基準カウンタ 2 2 は、カウント値が N 1 と一致するまでカウントアップし、カウント値が N 1 と一致するとカウント値を 0 に戻す。このとき、ラインカウンタ 2 3 の値が + 1 されて 2 になる。

【 0 0 8 4 】

ラインカウンタ 2 3 の値が「 2 」になると、比較器 2 4 は、/DOFF 2 信号をローレベルにして、列ドライバ 1 3 の出力電位をすべて V 0 にする。よって、液晶印加電圧は 0 V となる。次に、基準カウンタ 2 2 は、カウント値が N 2 と一致するまでカウントアップする。そして、カウント値が N 2 と一致すると、基準カウンタ 2 2 のカウント値を 0 に戻し、ラインカウンタ 2 3 の値を + 1 する。ラインカウンタ 2 3 の値が 2 から 3 に変化する場合に、比較器 2 4 は、LP 信号を 1 クロック期間ハイレベルにする。その結果、列ドライバ 1 3 の内部レジスタの値が列ドライバ 1 3 の出力に反映される。

【 0 0 8 5 】

ラインカウンタ 2 3 の値が「 3 」のときには、比較器 2 4 は、/DOFF 2 信号をハイレベルにする。このとき、M 信号はハイレベルであり、列ドライバ 1 3 にラッチされている DATA はローレベルであるから、図 4 に示す関係にもとづいて全ての列電極に対する印加電圧は V 3 となり、全ての画素に対する液晶印加電圧は $V_3 (V_r - V_c)$ となる。よって、フォーカルコニックに必要な液晶印加電圧が全面に印加される。次いで、基準カウンタ 2 2 は、カウント値が N 3 と一致するまでカウントアップし、カウント値が N 3 と一致すると基準カウンタ 2 2 のカウント値が 0 に戻り、ラインカウンタ 2 3 の値が + 1 される。

【 0 0 8 6 】

なお、ラインカウンタ 2 3 の値が「 3 」の場合に、比較器 2 4 は、DATA と

してメモリ 2 6 からの表示データを選択ような S E L 信号を出力する。セクタ 2 7 は、そのような S E L 信号に応じてメモリ 2 6 からの表示データを選択する状態になる。そして、比較器 2 4 は、C P 信号を順次出力して、列ドライバ 1 3 の内部レジスタに表示データを入れる。

【 0 0 8 7 】

ラインカウンタ 2 3 の値が 4 になると、比較器 2 4 は、L P 信号を 1 クロック期間ハイレベルにして、列ドライバ 1 3 の内部レジスタの値を列ドライバ 1 3 の出力に反映させる。また、L P 信号のパルスを含むように F R 信号を一定期間ハイレベルにし、行ドライバ 1 2 に先頭行からの走査を指示する。

【 0 0 8 8 】

また、比較器 2 4 は、 \neg D O F F 1 信号をハイレベルに固定する。よって、列ドライバ 1 2 および行ドライバ 1 3 の出力として線順次駆動に必要な電圧が出力される。図 8 では、この期間がアドレッシング部として示されている。

【 0 0 8 9 】

比較器 2 4 は、アドレッシング部において、基準カウンタ 2 2 のカウント値が $(N 4 / 2)$ より小さい場合は M 信号をローレベルにし、 $(N 4 / 2)$ 以上であればハイレベルにして、線順次駆動時の液晶印加電圧を交流化させる。また、次の選択行のために D A T A としてメモリ 2 6 の表示データを出力する。D A T A は、C P 信号によって列ドライバ 1 3 の内部レジスタに取り込まれる。基準カウンタ 2 2 はカウント値が $N 4$ と一致するまでカウントアップし、 $N 4$ と一致すると基準カウンタ 2 2 のカウント値が 0 に戻され、ラインカウンタ 2 3 の値が + 1 される。比較器 2 4 は、ラインカウンタ 2 3 の値が + 1 される毎に、L P 信号をパルス出力して、行ドライバ 1 2 に対して次の行の走査を指示するとともに、列ドライバ 1 3 に対して次の表示データの出力を指示する。

【 0 0 9 0 】

ラインカウンタ 2 3 の値が $(3 + \text{表示行数})$ になると、比較器 2 4 は、C P 信号および L P 信号をローレベルにし、S E L 信号でセクタ 2 6 に対して「1」の D A T A を出力するように指示し、M 信号をハイレベルに固定するそして、基準カウンタ 2 2 のカウント値が $N 4$ と一致したら、C L R 信号を 1 クロック期間

ハイレベルにして、基準カウンタ 2 2 およびラインカウンタ 2 3 を 0 クリアする。また、/DOFF 1 信号および/DOFF 2 信号をローレベルにして液晶印加電圧を 0 V にし、START フラグをクリアして初期状態に戻る。なお、この実施の形態では、表示行数は 6 0 行である。

【 0 0 9 1 】

以上に説明したように、この実施の形態では、従前の液晶駆動装置が取り扱うことができる M 信号と /DOFF 信号とを利用することによって、第 1 の段階～第 3 の段階、すなわち、リセット部、無印加部およびフォーカルコニック部を作成する。従って、単純マトリックス型 STN 液晶表示素子を駆動するための I A P T 駆動ドライバを用いて、本発明による電圧印加処理による初期化を実現できる駆動装置を実現することができる。

【 0 0 9 2 】

そして、温度補償回路 4 0 が、温度センサ 8 1 の検出温度に応じた電圧印加時間を決定し、決定された電圧印加時間にもとづいて液晶パネル 1 0 のリセットおよび表示データの書き込みが行われるので、低温時でも、良好な表示品位を維持することができる。

【 0 0 9 3 】

さらに、第 2 の段階（無印加部）は、第 1 および第 3 の段階に比べて、温度低下に応じた電圧印加時間の増加割合を大きくする必要があるが、図 7 に示すように、第 1 および第 3 の段階に関するレジスタ 5 5 と第 2 の段階に関するレジスタ 5 6 とを別に設けることによって、第 1 ～第 3 の段階の長さを温度に応じた適切な長さに制御することができる。

【 0 0 9 4 】

なお、上記の各実施の形態では、単純マトリックス型 STN 液晶表示素子を駆動するための既存の駆動ドライバを活用して、メモリ型コレステリック液晶表示装置の駆動装置を実現したが、もちろん、メモリ型コレステリック液晶表示装置の駆動装置は、既存の駆動ドライバを用いることなく実現可能である。

【 0 0 9 5 】

【発明の効果】

本発明によれば、メモリ性コレステリック液晶を用いた液晶表示装置の駆動方法を、所定温度に対してコレステリック液晶の温度が低い場合には、所定温度に対応した電圧印加時間よりも電圧印加時間を長くし、所定温度に対してコレステリック液晶の温度が高い場合には、所定温度に対応した電圧印加時間よりも電圧印加時間を短くするようにしたので、低温時でも表示品位が劣化することのないコレステリック液晶を用いた液晶表示装置を実現することができる効果がある。

【図面の簡単な説明】

【図 1】 コレステリック液晶を用いた液晶パネルの概略構成を示す断面図。

【図 2】 駆動手順を示すタイミング図。

【図 3】 I A P T 駆動ドライバの機能を説明するための説明図。

【図 4】 制御信号と印加電圧との関係を示す説明図。

【図 5】 液晶駆動装置の実施の一形態を示すブロック図。

【図 6】 制御装置の構成例を示すブロック図。

【図 7】 温度補償回路の構成例を示すブロック図。

【図 8】 表示シーケンス制御回路の動作を示すタイミング図。

【図 9】 コレステリック液晶の配向状態の一例を示す説明図。

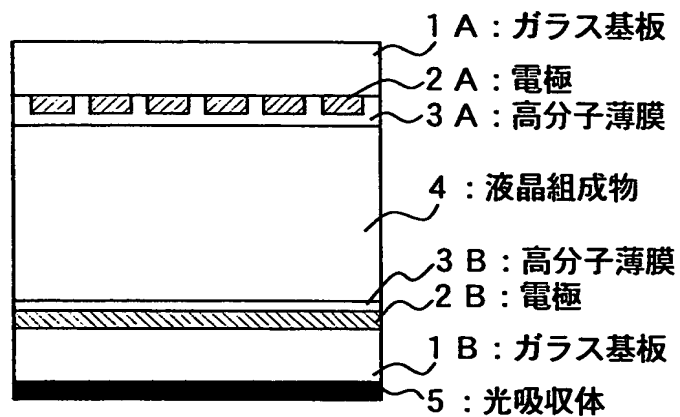
【符号の説明】

- 1 A, 1 B ガラス基板
- 2 A, 2 B 電極
- 3 A, 3 B 高分子薄膜
- 4 液晶組成物
- 5 光吸収体
- 1 0 コレステリック液晶パネル（液晶光学素子）
- 1 1 制御装置
- 1 2 行ドライバ
- 1 3 列ドライバ
- 2 0 M P U
- 2 1 発振器
- 2 2 基準カウンタ

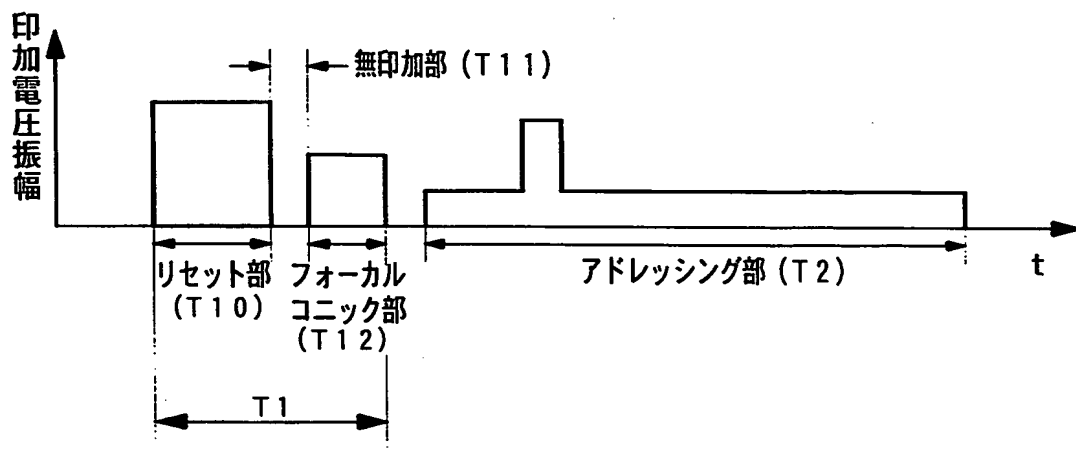
- 2 3 ラインカウンタ
- 2 4 比較器
- 2 5 設定レジスタ
- 2 6 メモリ
- 2 7 セレクタ
- 4 0 温度補償回路
- 4 1 A-D変換器
- 4 2 アドレス変換器
- 5 1 ~ 5 7 レジスタ
- 6 1 ~ 6 4 乗算器
- 8 1 温度センサ

【書類名】 図面

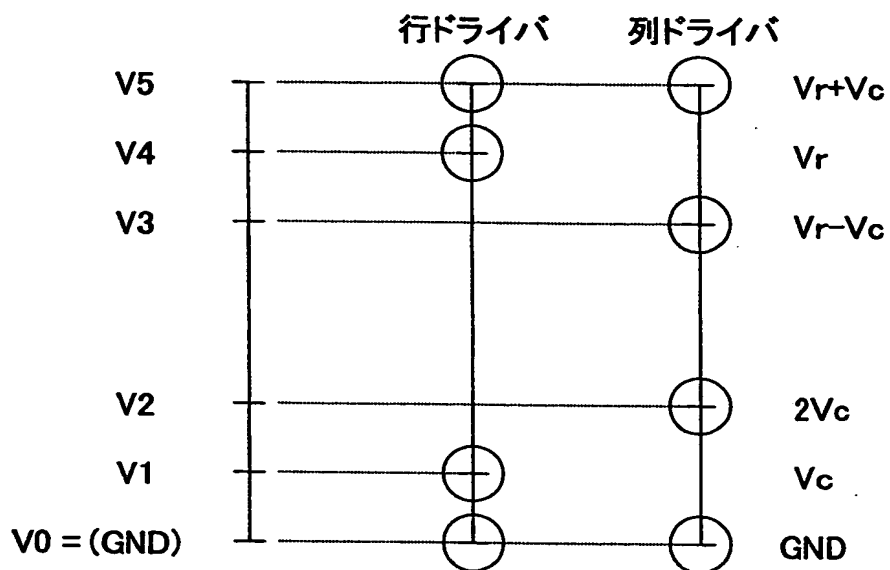
【図 1】



【図 2】



【図 3】



【図 4】

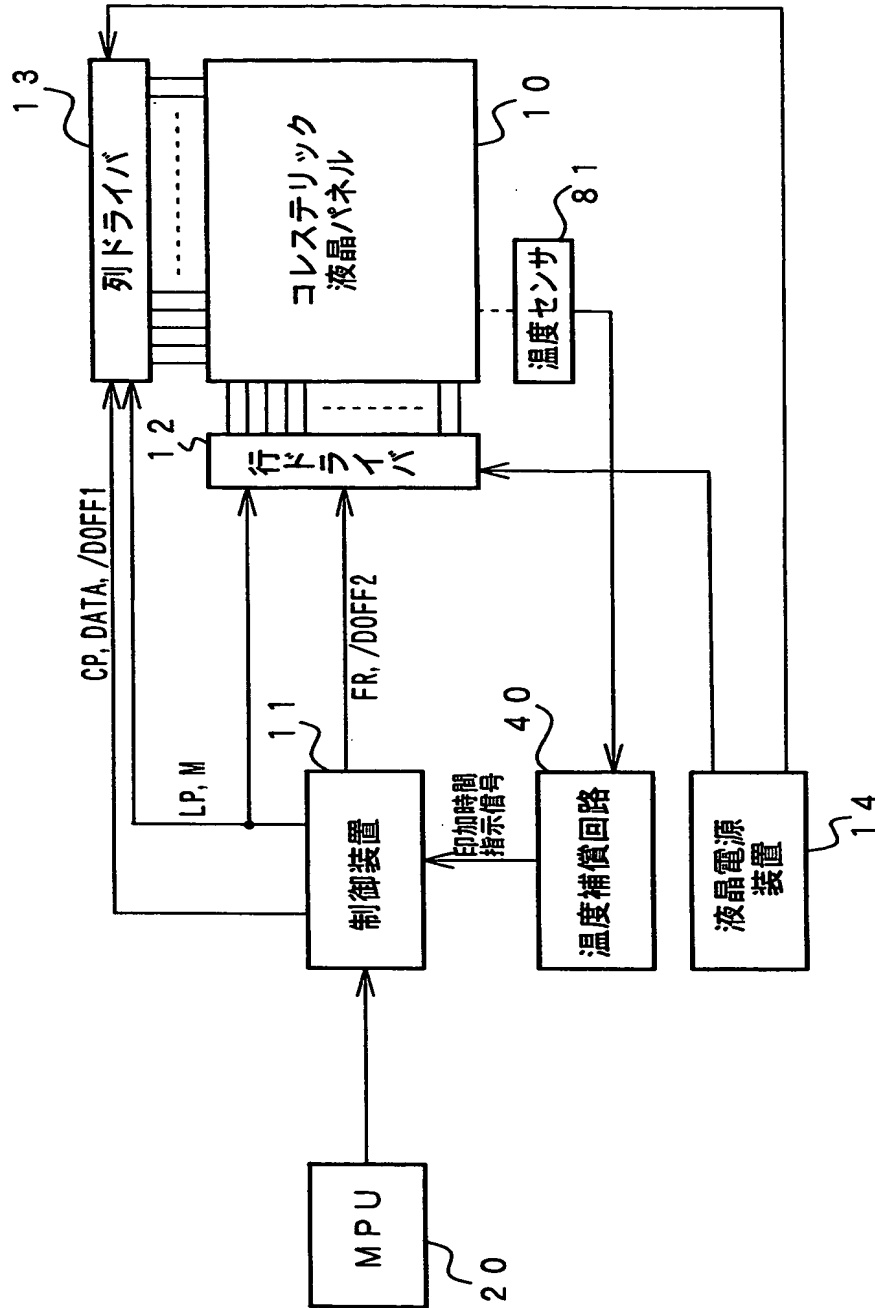
行ドライバ

/DOFF	M	選択/非選択	出力電圧
H	L	選択	V5
H	H	選択	V0
H	L	非選択	V1
H	H	非選択	V4
L	X	X	V0

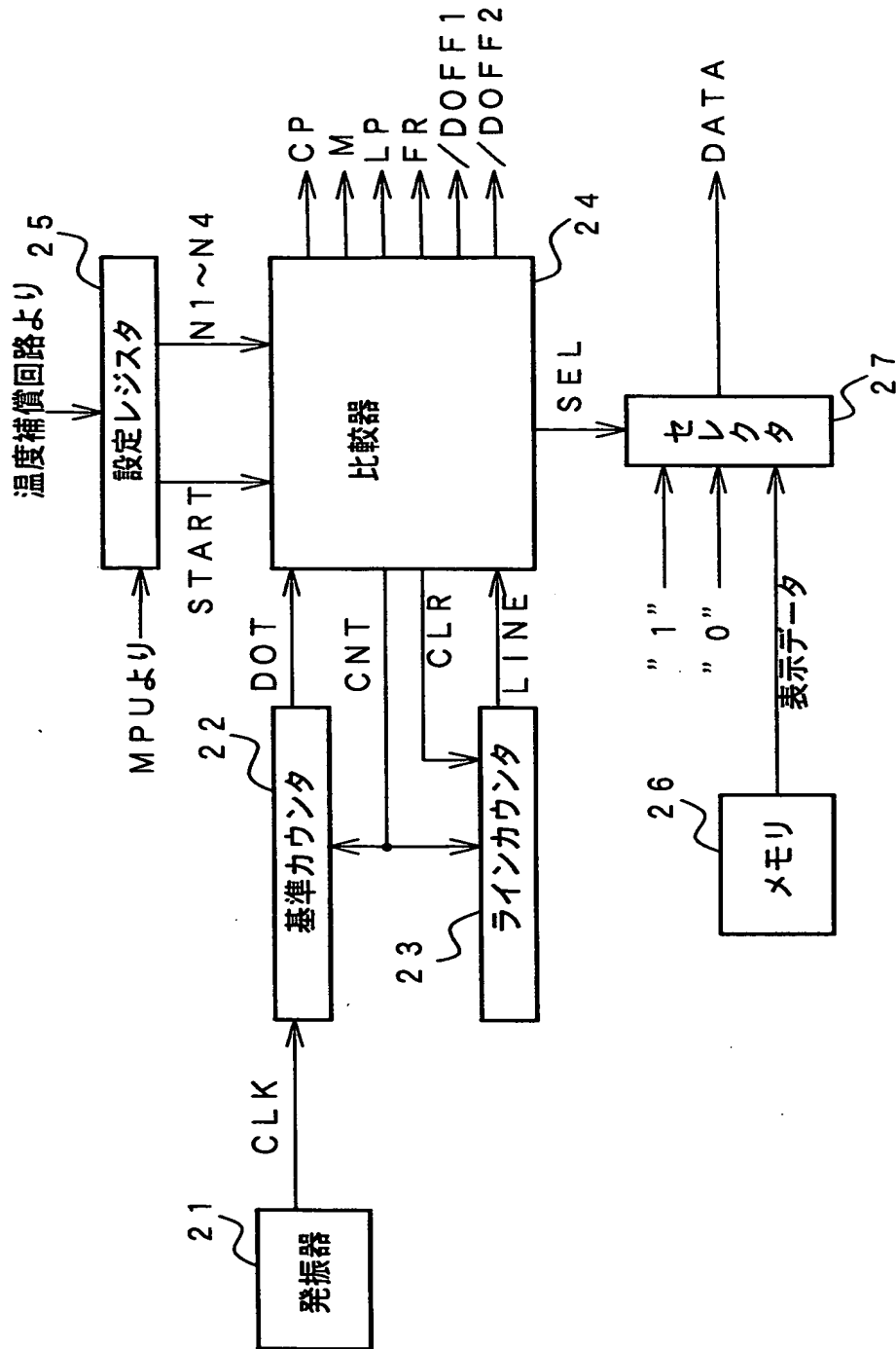
列ドライバ

/DOFF	M	DATA	出力電圧
H	L	H	V0
H	H	H	V5
H	L	L	V2
H	H	L	V3
L	X	X	V0

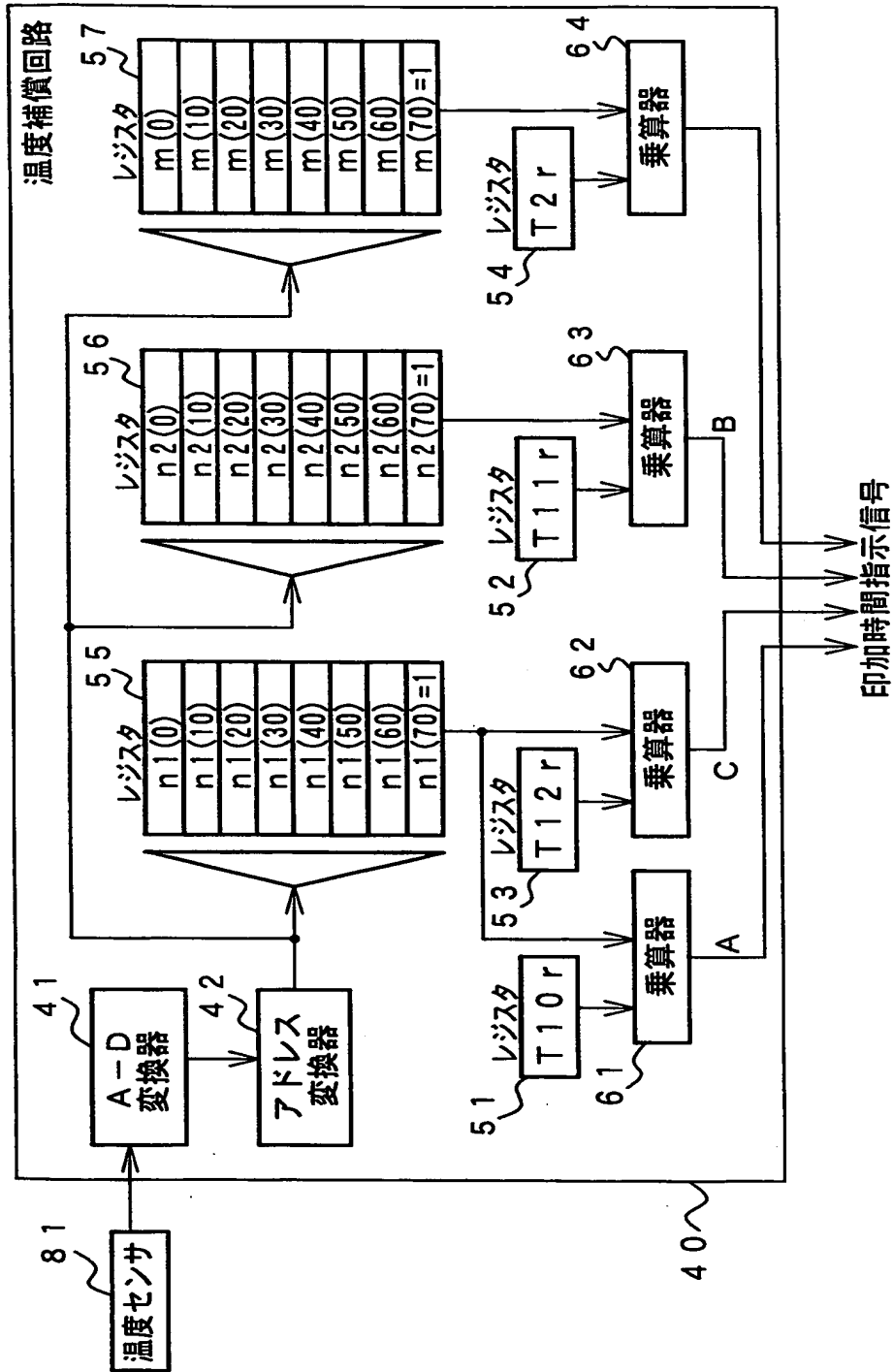
【図 5】



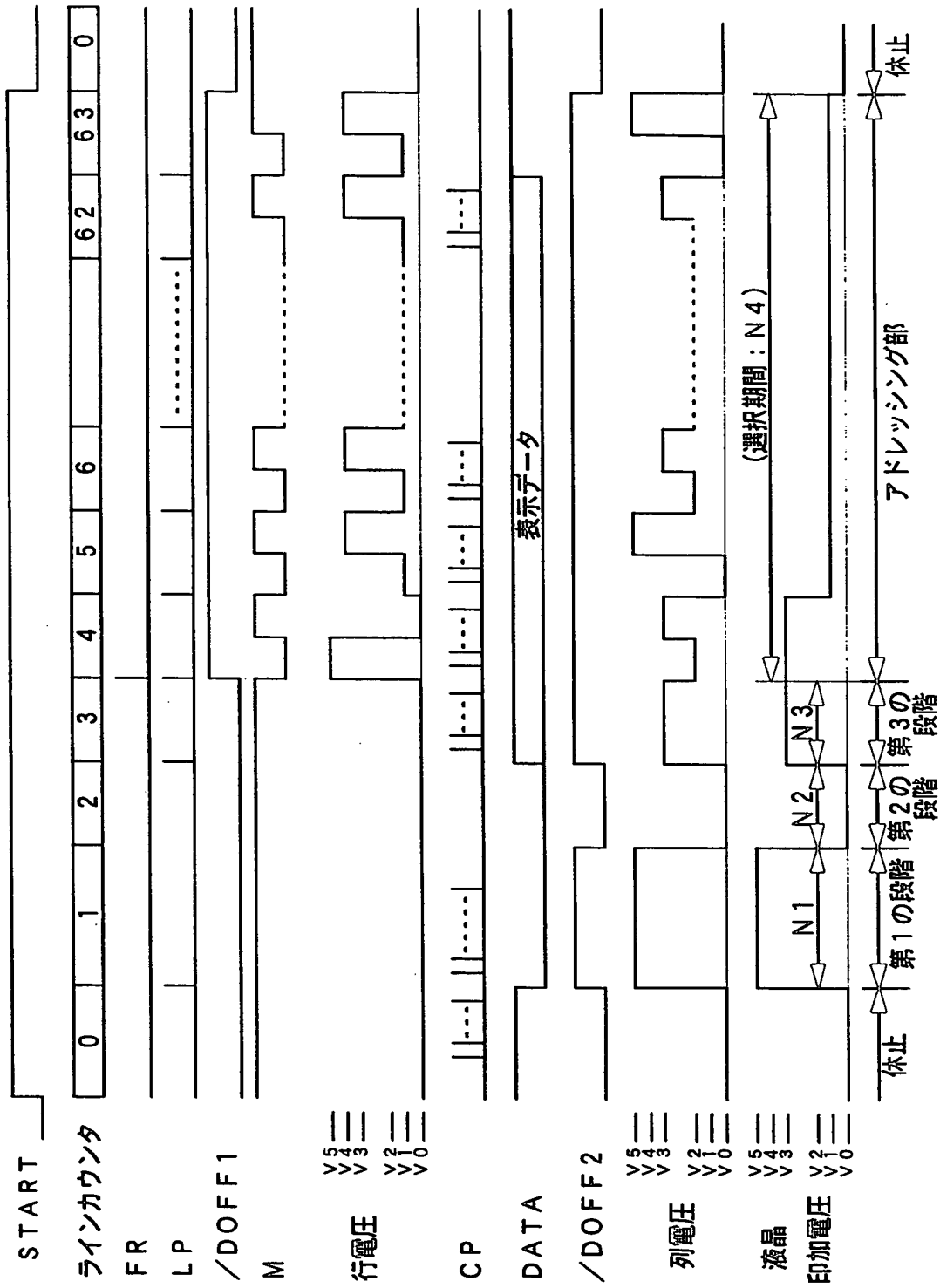
【図 6】



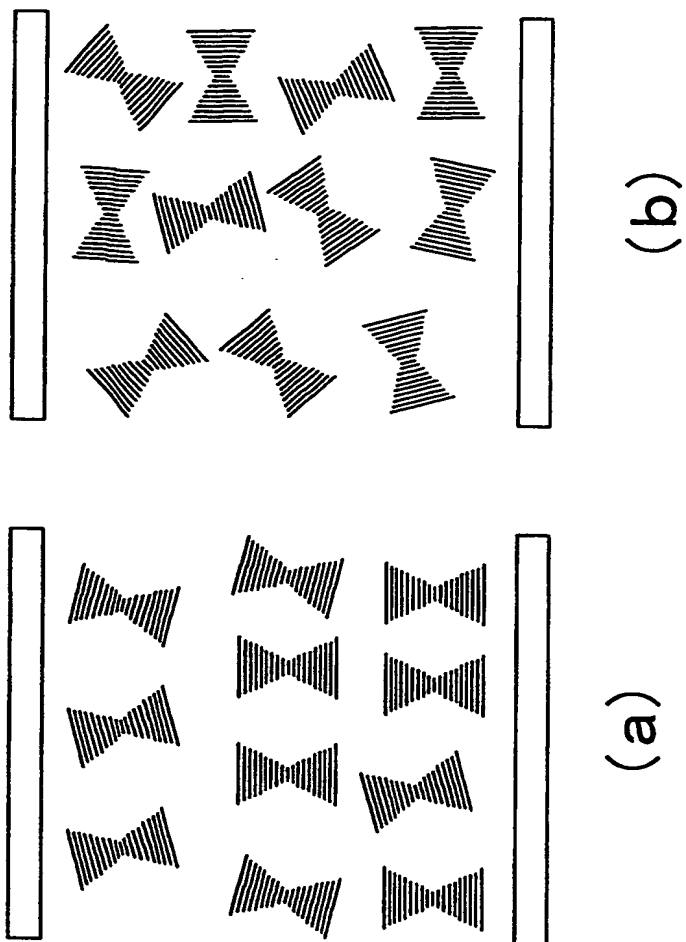
【図 7】



【図 8】



【図 9】



【書類名】 要約書

【要約】

【課題】 コレステリック液晶表示装置において温度に関係なく良好な表示品位を得る。

【解決手段】 レジスタ 5 1 ～ 5 5 および乗算器 6 1 ～ 6 4 によって、所定温度に対してコレステリック液晶の温度が低い場合には、所定温度に対応した電圧印加時間よりも電圧印加時間を長くする印加電圧指示信号を作成する。

【選択図】 図 7

出 願 人 履 歴 情 報

識別番号 [000103747]

1. 変更年月日	1998年 6月 1日
[変更理由]	住所変更
住 所	東京都荒川区東日暮里五丁目7番18号
氏 名	オプトレックス株式会社

出 願 人 履 歴 情 報

識別番号 [000000044]

1. 変更年月日 1999年12月14日

[変更理由] 住所変更

住 所 東京都千代田区有楽町一丁目12番1号
氏 名 旭硝子株式会社